

JP 405021697 A  
JAN 1993

**(54) LEAD FRAME AND SEMICONDUCTOR DEVICE**

(11) 5-21697 (A) (43) 29.1.1993 (19) JP

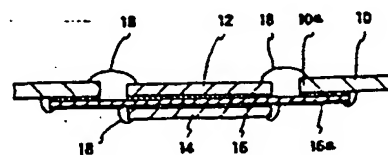
(21) Appl. No. 3-195698 (22) 10.7.1991

(71) SHINKO ELECTRIC IND CO LTD (72) KOICHI MURATA

(51) Int. Cl.<sup>3</sup> H01L23/50, H01L25/065, H01L25/07, H01L25/18

**PURPOSE:** To enable a semiconductor device to be enhanced in mounting efficiency and effectively increased in number of leads by a method wherein semiconductor chips are mounted in a single package.

**CONSTITUTION:** In a lead frame having semiconductor chips on both sides, an inner lead connected to semiconductor chips 12 and 14 is composed of an advanced lead 10a whose tip is made to extend close to the outer edge of the mounting position of the semiconductor chips and a receding lead whose tip is located receding from the advanced lead 10a. The outer edge concerned is set trueing up with the tip of the receding lead, and a semiconductor a relay conductor tape 16 provided with a relay conductor pattern 16a which joins the semiconductor chip to the above receding lead is provided in tension between the opposed advanced leads 10a.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-21697

(43) 公開日 平成5年(1993)1月29日

(51) Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 23/50		Y 9272-4M		
		W 9272-4M		
25/065				
25/07				
		7220-4M	H 0 1 L 25/ 08	Z
審査請求 未請求 請求項の数4(全 5 頁) 最終頁に続く				

(21) 出願番号 特願平3-195698

(22) 出願日 平成3年(1991)7月10日

(71) 出願人 000190688

新光電気工業株式会社

長野県長野市大字栗田字舎利田711番地

(72) 発明者 村田 浩一

長野県長野市大字栗田字舎利田711番地

新光電気工業株式会社内

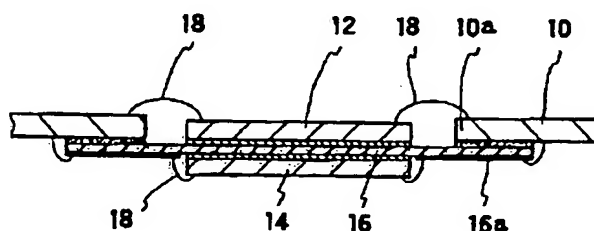
(74) 代理人 弁理士 綿貫 隆夫 (外1名)

(54) 【発明の名称】 リードフレーム及び半導体装置

(57) 【要約】

【目的】 1つのパッケージに複数の半導体チップを搭載して半導体装置の実装効率を向上させ、リード本数を効果的に増やすことを目的とする。

【構成】 フレームの両面に半導体チップを搭載するリードフレームにおいて、半導体チップ12、14と接続するインナーリードを、半導体チップの搭載位置の外縁に接近する位置まで先端を延出した前進リード10aと、該前進リードよりもリード先端位置を後退させた後退リードとによって構成し、外縁位置を前記後退リードの先端位置に合わせ、向かい合った前記前進リード10a間に、半導体チップと前記後退リードとの間を中継する中継導体パターン16aを有する中継導体テープ16を張設する。



3  
退りードとの間を中継する中継導体パターンを有する中  
継導体テープを張設したことを特徴とする。また、前記  
リードフレームに半導体チップを搭載し、半導体チップ  
と前記前進リードおよび前記後退リードとの間を電氣的  
に接続し、半導体チップを樹脂封止してなることを特徴  
とする。

#### 【0005】

【作用】中継導体テープの両面あるいはステージの両面  
に半導体チップをそれぞれ接合して支持し、一方の半導  
体チップと前進リードとを電氣的に接続し、他方の半導  
体チップを後退リードに接続する。後退リードは半導体  
チップから離間して配置されるから中継導体パターンを  
介して半導体チップと接続する。後退リードはリード先  
端を半導体チップの搭載部分から離間して配置すること  
により、リード配置のための余裕スペースを確保するこ  
とができ、リード本数を効果的に増やすことができる。

#### 【0006】

【実施例】以下、本発明の好適な実施例を添付図面に基  
づいて詳細に説明する。図1は本発明に係るリードフレ  
ーム10に半導体チップ12、14を搭載した実施例を示す。  
本実施例のリードフレーム10は半導体チップを  
搭載するステージを有しないタイプのもので、中継導体  
テープ16をインナーリードの下面に張設して半導体チ  
ップを支持するよう構成している。図2はリードフレ  
ーム10に形成したインナーリードのパターンとインナー  
リードに中継導体テープ16を接合した平面配置を示す。  
インナーリードは、図2に示すように、半導体チ  
ップ12の外縁に接近する位置まで先端を延出させた前進  
リード10aと、前進リード10aよりも先端位置を後  
退させた後退リード10bとからなる。

【0007】前進リード10aの先端位置は従来のリー  
ドフレームに設けるインナーリードと同様でワイヤボン  
ディングに要する間隔をあけて設定する。一方、後退リ  
ード10bはリード配置のためのスペースを確保するため  
リード先端を半導体チップの搭載位置から離して設定  
する。インナーリードの配置スペースは半導体チップの  
搭載位置に接近するにつれて徐々に狭くなってくる。こ  
のためインナーリードは先細形状に形成して、リード間  
のスペースをとっているが、インナーリードはその先端  
側できわめて高密度になる。上記の後退リード10bは  
前進リード10aよりも後退した位置でリードの延出を  
止めているから、リードの配置で余裕のある部分を利用  
することができ、すべてのインナーリードを半導体チ  
ップの外縁まで延出させた場合に比べ、より多数本のリ  
ードを形成することができる。

【0008】図2に示す実施例では、前進リード10a  
と後退リード10bとを1つおきに配置しているが、必  
ずしも1つおきに配置しなければならないものではない。  
インナーリードの配置に応じて適宜配置でパターン  
を設定すればよい。前記中継導体テープ16は図2に示

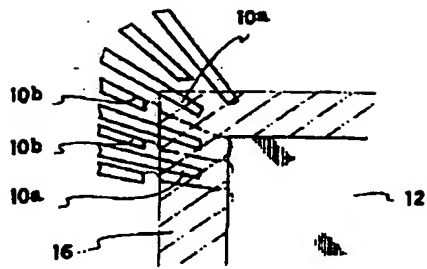
4  
すように、インナーリードのうち前進リード10aの下  
面に接合してリードフレームに支持し、後退リード10  
bと中継導体テープ16の外縁との間には若干の間隔を  
設ける。この間隔は実施例では中継導体テープ16と後  
退リード10bの先端間をワイヤボンディングによって  
接続するためである。後退リード10bに対するワイヤ  
ボンディング位置を先端位置よりも若干後退した位置に  
設定する場合には、中継導体テープ16の外縁が後退リ  
ード10bにかかるようにすることもできる。また、こ  
の実施例では中継導体テープ16と後退リード10bと  
の間をワイヤボンディングによって接続しているが、T  
ABテープなどを接続する場合と同様に中継導体テープ  
16と後退リード10bとを直接接続する場合は、後退  
リード10bの先端位置まで中継導体テープ16の外縁  
部がかかるようにして中継導体テープ16をリードフレ  
ーム10に接合する。

【0009】図1に示すように、半導体チップ12は中  
継導体テープ16の上面に接合して支持し、ワイヤボン  
ディングによって前進リード10aに接続する。18が  
ボンディングワイヤである。一方、半導体チップ14は  
中継導体テープ16の下面で半導体チップ12の反対側  
に接合し、ワイヤボンディングによって後退リードとの  
間の電氣的接続をとる。中継導体テープ16の表面には  
中継導体パターン16aが形成されており、半導体チ  
ップ14と中継導体パターン16aとの間および中継導体  
パターン16aと後退リード10bとの間をそれぞれワ  
イヤボンディングによって接続する。後退リード10a  
はその先端位置を下げることによって、配置スペースを  
確保して形成したものであり、中継導体パターン16a  
はこの後退リード10bと半導体チップ14との間を中  
継する役目を受け持っている。なお、インナーリードと  
半導体チップ12、14とを接続する場合、電源リード  
やアースリードについてそれぞれの半導体チップ12、  
14に共通にリードを接続してもかまわない。

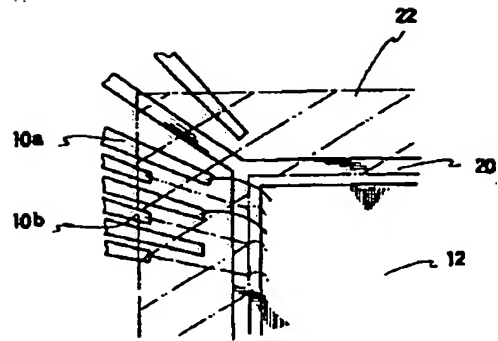
【0010】中継導体パターン16aと後退リード10  
bとを直接接続する場合は、この間のワイヤボンディ  
ングを省略することができる。中継導体テープ16はT  
ABテープと同様に電氣的絶縁性を有するフィルムに導  
体パターンを形成したものである。中継導体テープ16を  
後退リード10bに直接接続する場合は、ビアを介して  
中継導体パターン16aと後退リード10bとの電氣的  
接続をとればよい。ビア端と後退リード10bとはパン  
プあるいは導電性樹脂等によって接続する。

【0011】上記のようにして半導体チップ12および  
半導体チップ14をリードフレーム10に搭載した後、  
半導体チップ12、14を樹脂封止して半導体装置を得  
る。この半導体装置は2つの半導体チップを搭載するこ  
とで、従来の容量の半導体チップを使用して2倍の容量  
を有する半導体装置を得ることができる。また、2つの  
半導体チップを搭載することによる多ピン化に備えて、

【図2】



【図4】



フロントページの続き

(51) Int. Cl.<sup>5</sup>  
H 0 1 L 25/18

識別記号

庁内整理番号

F I

技術表示箇所